

CERTIFIED COPY OF
PRIORITY DOCUMENT

日 本 国 特 許 庁
JAPAN PATENT OFFICE

J1017 U.S. PTO
10/015598
12/17/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。 #3

This is to certify that the annexed is a true copy of the following application as filed
with this Office

出 願 年 月 日
Date of Application:

2000年12月18日

出 願 番 号
Application Number:

特願2000-383922

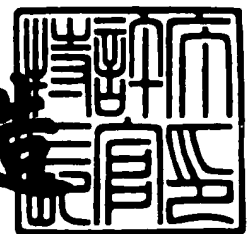
出 願 人
Applicant(s):

富士フイルムマイクロデバイス株式会社
富士写真フイルム株式会社

2001年 9月11日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



【書類名】 特許願

【整理番号】 FMP-00001

【提出日】 平成12年12月18日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 5/335

【発明者】

 【住所又は居所】 宮城県黒川郡大和町松坂平1丁目6番地 富士フイルム
 マイクロデバイス株式会社内

 【氏名】 雫石 誠

【特許出願人】

 【識別番号】 391051588

 【氏名又は名称】 富士フイルムマイクロデバイス株式会社

【特許出願人】

 【識別番号】 000005201

 【氏名又は名称】 富士写真フイルム株式会社

【代理人】

 【識別番号】 100079049

 【弁理士】

 【氏名又は名称】 中島 淳

 【電話番号】 03-3357-5171

【選任した代理人】

 【識別番号】 100084995

 【弁理士】

 【氏名又は名称】 加藤 和詳

 【電話番号】 03-3357-5171

【選任した代理人】

 【識別番号】 100085279

 【弁理士】

 【氏名又は名称】 西元 勝一

。【電話番号】 03-3357-5171

【選任した代理人】

【識別番号】 100099025

【弁理士】

【氏名又は名称】 福田 浩志

【電話番号】 03-3357-5171

【手数料の表示】

【予納台帳番号】 006839

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 要約書 1

【物件名】 図面 1

【包括委任状番号】 0016054

【包括委任状番号】 9800120

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 固体撮像素子

【特許請求の範囲】

【請求項 1】 複数の光電変換素子を所定間隔で所定方向に配列した光電変換素子列と、複数の光電変換素子を前記所定間隔で前記所定方向に配列し、且つ前記光電変換素子列に対して前記所定方向に所定量ずらして配置した光電変換素子列と、で構成された素子列の組を複数組備え、

前記光電変換素子列の各々の間に、隣り合う光電変換素子列の各光電変換素子間に侵入し、且つ相互に接触しないように転送路が配列された固体撮像素子であって、

前記光電変換素子間を通過して前記所定方向と交差する方向に延び、且つ前記転送路に沿って前記光電変換素子で発生した信号電荷を転送するように所定間隔離間して配列された複数の単層電極を備えたことを特徴とする固体撮像素子。

【請求項 2】 転送路上での単層電極の間隔を、隣接する転送路を電氣的に分離する素子分離領域上での単層電極の間隔より狭くした請求項 1 に記載の固体撮像素子。

【請求項 3】 転送路上での単層電極の間隔を、転送路の一方の側縁から他方の側縁に向かって直線状に形成した請求項 1 または 2 に記載の固体撮像素子。

【請求項 4】 前記単層電極の表面反射率を、金属アルミニウム自体の表面反射率より低くした請求項 1 ～ 3 のいずれか 1 項に記載の固体撮像素子。

【請求項 5】 前記単層電極を、低抵抗ポリシリコン、タングステン、モリブデン、タングステンシリサイド、モリブデンシリサイド、チタンシリサイド、タンタルシリサイド、及び銅シリサイドからなる群から選択されたいずれか 1 つの電極材料で構成した請求項 4 に記載の固体撮像素子。

【請求項 6】 前記単層電極を、複数の電極材料を積層して形成した請求項 1 ～ 5 のいずれか 1 項に記載の固体撮像素子。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、固体撮像素子に係り、特に、複数の光電変換素子を所定間隔で所定方向に配列した光電変換素子列と、複数の光電変換素子を前記所定間隔で前記所定方向に配列し、且つ前記光電変換素子列に対して前記所定方向に所定量ずらして配置した光電変換素子列と、で構成された素子列の組を複数組備えたＣＣＤ型の固体撮像素子（ハニカム状配列のＣＣＤ）に関する。

【 0 0 0 2 】

【従来の技術】

従来、固体撮像素子は、撮影した画像をテレビジョン等に動画表示する、いわゆるＮＴＳＣ等の標準テレビジョン方式に適合したシステムに使用するために開発されてきた。この標準テレビジョン方式では、ちらつきの無い動画像を表示するため、インターレース走査（飛び越し走査）方式が採用されている。このため、ビデオカムコーダ等に使用されているＣＣＤ型の固体撮像素子（多くはインターライン型ＣＣＤ（電荷結合素子：Charge Coupled Device）と呼ばれるものであるが）は、一般に、インターレース走査方式で画素の読み出しを行っている。

【 0 0 0 3 】

近年、ＣＣＤ型の固体撮像素子の高解像度化と低価格化、及びインターネット環境の発達とパーソナル・コンピュータの普及に伴い、電子スチルカメラがその市場を急速に拡大している。電子スチルカメラには、高精細の静止画像を記録し、従来の銀塩写真と同等の高解像度のプリント画像を得ることができる、という従来のフィルムカメラと同様の機能も要求されている。しかしながら、電子スチルカメラにおいてインターレース走査方式で静止画像を撮像すると、２フィールドで擬似的に静止画像１画面を形成することになり、２フィールド間で画素信号の読み出し時間に差が生じる。この間に被写体が移動すると、フィールドによって画像のずれが発生する、という問題がある。

【 0 0 0 4 】

この問題を解決するため、電子スチルカメラでは、精密な動作をするメカニカルシャッタを併用して、ＣＣＤ型の固体撮像素子への露光時間を機械的に制御し、画素の読み出しはメカニカルシャッタが閉じた後に行うことで、画像のずれを防止している。

【0005】

また、静止画像記録用に、全画素を同時に読み出すプログレッシブ走査方式のCCD型固体撮像素子が開発されている。このCCD型の固体撮像素子では、全画素を同時に読み出すため、高精度のメカニカルシャッタが不要である。ここで、図9(a)～(c)を参照して、従来のプログレッシブ走査方式のインターライン型CCDの構成について説明する。このインターライン型CCDは、図9(a)に示すように、チャンネルストップ108で相互に分離されたフォトダイオード106、垂直電荷転送路100、この垂直電荷転送路100上にフォトダイオード106を避けて水平方向に延びるように互いに平行に配設された電荷転送電極102a、102b、及び102cを備えている。プログレッシブ走査を行うために、電荷転送電極102a、102b、102cは、3つで1転送段102を構成する3相駆動とされている。このように3相駆動とする場合には、図9(b)に示すように、垂直画素間では、互いに平行に配設された電荷転送電極102a、102b、102cは、ポリシリコン酸化膜などの絶縁膜104を介して3層に積層されている。また、図9(c)に示すように、垂直電荷転送路100上においても、電荷転送電極102a、102b、102cは、絶縁膜104を介して部分的に重ね合わされている。

【0006】

このように電荷転送電極を多層化するのは以下の理由による。即ち、ポリシリコン酸化膜などの絶縁膜104で電極同士を電氣的に分離することにより、電極同士を絶縁膜104の厚さの「狭いギャップ」を介して近接させることができ、電荷転送路内で電荷をスムーズに移動させることができる。また、図9(a)及び(b)に示すように、垂直方向に隣り合うフォトダイオード106の間（垂直画素間）は、フォトダイオード106でもなく垂直電荷転送路100でもない素子分離領域であり、単に転送電極を配線するために使われる、いわゆる無効領域となるが、電荷転送電極を多層化することで、この無効領域を小さくすることができ、無効領域により垂直電荷転送路100の面積が圧迫されることがない。

【0007】

【発明が解決しようとする課題】

しかしながら、CCD型の固体撮像素子の駆動電圧は、MOS型の固体撮像素子など他の固体撮像素子よりも高く、CCD型の固体撮像素子を駆動するには5ボルト以上の駆動電圧が必要である。また、容量成分の大きな複数の転送電極を高速に駆動するため、消費電力が大きくなることが指摘されている。CCD型の固体撮像素子では、転送電極の各々をプラズマエッチングによりパターン化して形成しているが、プラズマエッチングにより露出するゲート酸化膜がダメージを受ける。特に多層電極構造では、このプラズマエッチング工程を2層電極の場合は2回、3層電極の場合は3回行う必要があり、ゲート酸化膜へのダメージが大きい。このゲート酸化膜へのダメージを軽減するために、CCD型の固体撮像素子では、 $300\text{Å} \sim 700\text{Å}$ と通常のIC等に比べ厚いゲート酸化膜を形成しており、厚いゲート酸化膜を介して基板中の電荷移動を制御するためには、駆動電圧をMOS型の固体撮像素子に比べて高くしなければならない。これが、CCD型の固体撮像素子の駆動電圧が、MOS型の固体撮像素子など他の固体撮像素子よりも高くなる理由である。

【0008】

一方、複数の電荷転送電極を「単層電極構造」とする場合には、多層電極構造において層間に設けられる絶縁膜が不要で、容量成分を小さくでき、更にゲート酸化膜の膜厚を薄くすることができるため、多層電極構造とする場合に比べて、CCD型の固体撮像素子の駆動電圧を低下させ、消費電力を低減することができる。また、単層電極構造とする場合にも、電極間には「狭いギャップ」を精度良く形成する必要があるが、近年、異方性エッチング技術及びリソグラフィ技術を組合わせることにより、電極間に $0.1\mu\text{m} \sim 0.3\mu\text{m}$ 程度のギャップを精度良く形成することができる。

【0009】

しかしながら、単層電極構造を採用した場合には、一画素当たりの電極数が増えたと一画素当たりに占める無効領域が増加し、光感度やダイナミックレンジが犠牲になる、という問題がある。例えば、3相駆動のVCCDを備えたプログレッシブ走査方式のCCD型固体撮像素子において、電荷転送電極を単層電極構造とする場合には、 $[\text{電極幅} \times 3 + \text{ギャップ幅} \times 2]$ の幅を画素間に取りられること

になり、受光部の面積を著しく圧迫する。従って、プログレッシブ走査方式のＣＤ型固体撮像素子においては、電荷転送電極を単層電極構造とすることは極めて困難である。

【 0 0 1 0 】

本発明は、上記従来技術の問題点に鑑みなされたものであり、本発明の目的は、無効領域を増加させることなく、駆動電圧及び消費電力を低減したＣＣＤ型の固体撮像素子を提供することにある。

【 0 0 1 1 】

【課題を解決するための手段】

上記目的を達成するために、請求項１に記載の発明は、複数の光電変換素子を所定間隔で所定方向に配列した光電変換素子列と、複数の光電変換素子を前記所定間隔で前記所定方向に配列し、且つ前記光電変換素子列に対して前記所定方向に所定量ずらして配置した光電変換素子列と、で構成された素子列の組を複数組備え、前記光電変換素子列の各々の間に、隣り合う光電変換素子列の各光電変換素子間に侵入し、且つ相互に接触しないように転送路が配列された固体撮像素子であって、前記光電変換素子間を通過して前記所定方向と交差する方向に延び、且つ前記転送路に沿って前記光電変換素子で発生した信号電荷を転送するように所定間隔離間して配列された複数の単層電極を備えたことを特徴とする。

【 0 0 1 2 】

請求項１の固体撮像素子では、転送路が、光電変換素子列の各々の間に、光電変換素子列の各々の間に隣り合う光電変換素子列の各光電変換素子間に侵入し、且つ相互に接触しないように配列されるので、各光電変換素子間は転送路として有効に活用されている。従って、光電変換素子間を通過するように所定方向と交差する方向に延びた複数の単層電極が、光電変換素子で発生した信号電荷を転送路に沿って転送するように、所定間隔離間して配列されていても、電極配線のみ占有されるいわゆる無効領域は発生せず、受光部の面積を圧迫することもない。また、転送電極を単層電極とすることで、多層電極構造において層間に設けられる絶縁膜が不要となり、多層電極構造とする場合に比べて、固体撮像素子の駆動電圧を低下させ、消費電力を低減することができる。

【 0 0 1 3 】

上記の固体撮像素子では、複数の単層電極は、その転送路上での単層電極の間隔を、隣接する転送路を電氣的に分離する素子分離領域上での単層電極の間隔より狭くしたことにより、転送路内での電荷の流れがスムーズになる。また、複数の単層電極は、その転送路上での単層電極の間隔を、転送路の一方の側縁から他方の側縁に向かって直線状に形成したことにより、電荷の流れがよりスムーズになる。

【 0 0 1 4 】

また、上述の通り絶縁膜が不要となったことにより電極材料の選択の幅が広がり、単層電極を例えばアルミニウムや銅などのポリシリコン以外の金属で構成することも可能になるが、この場合は電極表面の反射率を金属アルミニウム自体の表面反射率より低く（例えば、金属アルミニウム自体の表面反射率の 5 0 % 以下）するために、表面処理を加えることが好ましい。電極材料としては、低抵抗ポリシリコン、タングステン、モリブデン、タングステンシリサイド、モリブデンシリサイド、チタンシリサイド、タンタルシリサイド、及び銅シリサイドからなる群から選択することができる。

【 0 0 1 5 】

なお、単層電極とは、電極同士を複数積層した多層電極に対し、単一の電極を意味するものであり、単層電極は複数の電極材料を積層して形成されていてもよく、例えば、低抵抗ポリシリコン、タングステン、モリブデン、タングステンシリサイド、モリブデンシリサイド、チタンシリサイド、タンタルシリサイド、及び銅シリサイドからなる群から選択された 2 種以上の電極材料を積層して形成した多層構成とすることができる。

【 0 0 1 6 】

【発明の実施の形態】

以下、図面を参照して本発明の実施の形態について詳細に説明する。

（第 1 の実施の形態）

本発明の第 1 の実施の形態に係る CCD イメージセンサは、図 1 に示すように、半導体基板（図示せず）上に、光電変換素子としてのフォトダイオード 1 4 を

所定間隔（垂直画素ピッチVP）で垂直方向に複数配列した第1の光電変換素子列16と、複数のフォトダイオード14を第1の光電変換素子列16と同じ間隔で垂直方向に配列し、且つ第1の光電変換素子列16に対して垂直方向に垂直画素ピッチVPに対して1/2ずらして配置された第2の光電変換素子列18と、で構成された素子列の組を水平方向に複数組並べて構成されている。

【0017】

隣り合う第1の光電変換素子列16及び隣り合う第2の光電変換素子列18は、垂直画素ピッチと同じ間隔（水平画素ピッチHP）で配置され、第1の光電変換素子列16に含まれるフォトダイオード14により構成される光電変換素子行に対して、第2の光電変換素子列18に含まれるフォトダイオード14により構成される光電変換素子行は、水平方向に水平画素ピッチHPに対して1/2ずらして配置されている。即ち、フォトダイオード14は、いわゆるハニカム状に配列されている。

【0018】

相互に接近して配列された第1の光電変換素子列16と第2の光電変換素子列18との間には、フォトダイオード14で発生した信号電荷を読み出して垂直方向に転送する垂直電荷転送チャネル20が各々設けられている。垂直電荷転送チャネル20は、両側に位置する光電変換素子列の各フォトダイオード間に侵入した侵入部20Aと非侵入部20Bとが交互に位置するように連続して構成され、ハニカム状に配列したフォトダイオード14の間を蛇行しながら垂直方向に延びている。また、隣り合う侵入部20A間には、後述するチャネルストップ28が設けられ、垂直電荷転送チャネル20が相互に接触しないように構成されている。これにより、フォトダイオード14の周辺領域全体は、チャネルストップ28を除いて垂直電荷転送チャネル20として使用されることになり、転送電極の配線のみに使用される「無効領域」は発生しなくなる。この点で従来のインターライン型CCDとは大きく異なり、従来のインターライン型CCDと比較して、フォトダイオード14の周辺領域が有効利用されることになる。

【0019】

各垂直電荷転送チャネル20の転送方向下流側の端部は、垂直電荷転送チャネ

ル 2 0 から転送された信号電荷を水平方向に転送する水平電荷転送装置 (H C C D) 2 2 に接続されており、この H C C D 2 2 の転送電極は、後述する垂直電荷転送装置 3 3 と同様に単層電極構造とされている。H C C D 2 2 の転送方向下流側の端部は、信号電荷の電荷量に応じた電圧を出力する出力部 2 4 に接続されている。

【 0 0 2 0 】

図 2 は、本実施の形態に係る C C D イメージセンサの撮像部の構成を示す部分拡大図であり、図 3 は、図 2 の V 1 - V 2 線断面図である。図 2 及び図 3 に示すように、半導体基板 1 2 は、大きく分けてシリコン等の n 型半導体基板 1 2 a と p 型不純物添加領域 (p - ウエル) 1 2 b とから構成されている。

【 0 0 2 1 】

フォトダイオード 1 4 は、この p 型不純物添加領域 1 2 b 内に埋込型のフォトダイオードとして形成され、既に述べた通り、電荷蓄積領域として機能する n 型不純物添加領域 1 4 a、及び n 型不純物添加領域 1 4 a 上に形成された p⁺ 型不純物添加領域 1 4 b から構成されている。

【 0 0 2 2 】

また、垂直電荷転送チャネル 2 0 は、p 型不純物添加領域 1 2 b 内に n 型不純物添加領域として形成されている。垂直電荷転送チャネル 2 0 と、この垂直電荷転送チャネル 2 0 に信号電荷を読み出す側のフォトダイオード 1 4 との間には、p 型不純物添加領域で形成された読み出しゲート用チャネル 2 6 が設けられている。また、半導体基板 1 2 の表面には、この読み出しゲート用チャネル 2 6 に沿って n 型不純物添加領域 1 4 a が露出している。そして、フォトダイオード 1 4 で発生した信号電荷は、n 型不純物添加領域 1 4 a に一時的に蓄積された後、読み出しゲート用チャネル 2 6 を介して例えば矢印 A 方向に読み出される。

【 0 0 2 3 】

一方、垂直電荷転送チャネル 2 0 と他のフォトダイオード 1 4 との間には、p⁺ 型不純物添加領域であるチャネルストップ 2 8 が設けられている。このチャネルストップ 2 8 により、フォトダイオード 1 4 と垂直電荷転送チャネル 2 0 とが電氣的に分離されると共に、垂直電荷転送チャネル 2 0 同士も相互に接触しない

ように分離される。

【 0 0 2 4 】

半導体基板 1 2 の表面には、ゲート酸化膜 3 0 を介して、フォトダイオード間を通過するように水平方向に延びた転送電極 3 2 が形成されている。また、転送電極 3 2 は、読み出しゲート用チャネル 2 6 を覆うと共に、n 型不純物添加領域 1 4 a が露出し、チャネルストップ 2 8 の一部が露出するように形成されている。なお、転送電極 3 2 のうち読み出し信号が印加される電極の下方にある読み出しゲート用チャネル 2 6 から信号電荷が転送される。

【 0 0 2 5 】

転送電極 3 2 は、垂直電荷転送チャネル 2 0 と共に、フォトダイオード 1 4 で発生した信号電荷を垂直方向に転送する垂直電荷転送装置 (VCCD) 3 3 を構成している。VCCD 3 3 は 4 相駆動 ($\phi 1 \sim \phi 4$) とされ、各フォトダイオード 1 4 に対して異なる位相で駆動される 4 つの転送電極 3 2 によりフォトダイオード 1 4 で発生した信号電荷を垂直方向に転送する。異なる位相で駆動する転送電極 3 2 の各々は、狭いギャップ (転送電極の配列方向の間隔) 3 4 を介して同一平面状に形成した単層電極で構成されている。このように、転送電極を単層電極で構成することで、多層電極構造において層間に設けられる絶縁膜が不要となり、多層電極構造と比較して容量成分を低下させることができるので、駆動電圧が低下し、消費電力が低減される。また、既に述べた通り、フォトダイオード 1 4 の周辺領域は、垂直電荷転送チャネル 2 0 として使用され、チャネルストップ 2 8 を除いて「無効領域」は発生していないので、転送電極 3 2 を単層電極構造としても受光部の面積を圧迫することにはならない。

【 0 0 2 6 】

ギャップ 3 4 は、水平方向に延びた水平ギャップ部と、水平ギャップ部間に配置され且つ斜め方向に延びた斜行ギャップ部とを連続させて構成され、ギャップ 3 4 の大きさ、即ち、転送電極 3 2 間の距離は、全ての部分で同じであり、電荷の流れをスムーズにするために、約 $0.3 \mu\text{m}$ 以下とすることが好ましく、約 $0.1 \mu\text{m} \sim$ 約 $0.2 \mu\text{m}$ とすることが特に好ましい。

【 0 0 2 7 】

転送電極 32 は、半導体製造プロセスあるいは固体デバイスで一般に使用される電極材料を用いて構成することができる。転送電極 32 を単層電極構造としたことにより、電極層間を絶縁する絶縁膜（高抵抗シリコン酸化膜）は不要になり、電極材料の選択の幅が広がる。また、電極幅、電極厚さ等の電極形状についても、電極材料に応じて設計の幅が広がる。

【0028】

アルミニウム電極のように電極表面の反射率が高いと、製造工程ではハレーションによりフォトリソグラフィ工程に悪影響を及ぼしたり、使用時には反射光が CCD パッケージあるいは光学レンズ系との間で不要な迷光となり、撮影した画像の画質を低下させる可能性があるため、アルミニウムより低反射率の電極材料を使用することが望ましい。また、光吸収性材料等、遮光性の電極材料を使用することにより、不要な外部入射光を遮蔽する効果が期待できる。更に、不純物が多量に含まれている場合には、ゲート酸化膜、シリコン基板を汚染し白キズ等の画像欠陥を誘起する可能性があるため、抵抗が低く且つ低不純物の電極材料を使用することが望ましい。

【0029】

アルミニウムより低反射率の電極材料としては、低抵抗ポリシリコン、低抵抗の金属、及び各種シリサイド等の低抵抗材料が好ましく、例えば、低抵抗ポリシリコン、タングステン (W)、モリブデン (Mo)、タングステンシリサイド (WSi)、モリブデンシリサイド (MoSi)、チタンシリサイド (TiSi)、タンタルシリサイド (TaSi)、及び銅シリサイド (CuSi) を挙げることができる。このうち、タングstenは、例えば、波長 500 nm の光に対しては、アルミニウムの 50 % 以下の反射率を示す。また、転送電極 32 は、これらの電極材料を、絶縁膜を介在させることなく複数積層して形成されていてもよい。

【0030】

転送電極 32 が形成された半導体基板 12 の表面は、透明樹脂等で構成された表面保護膜（平坦化膜）36 により覆われ、この表面保護膜 36 上には、遮光膜 38 が形成されている。遮光膜 38 は、各フォトダイオード 14 毎に、受光部で

ある p^+ 型不純物添加領域 1 4 b に受光される光を透過させる光透過部として、例えば八角形状の開口部 4 0 を有している。遮光膜 3 8 の縁部は、受光領域の中心方向に延在させられており、遮光膜 3 8 により光電変換素子 1 4 の開口形状が画定されている。遮光膜 3 8 は、例えばアルミニウム (A l)、クロム (C r)、タングステン (W)、チタン (T i)、モリブデン (M o) 等の金属からなる薄膜やこれらの金属の 2 種以上からなる合金薄膜、あるいは、前記の金属薄膜と前記の合金薄膜とを含む群から選択された 2 種以上を組み合わせた多層金属薄膜等によって形成される。

【 0 0 3 1 】

なお、図示は省略するが、この遮光膜 3 8 上には、通常の C C D イメージセンサと同様に、保護膜や平坦化膜を介して、カラーフィルタ、マイクロレンズ等が形成されている。

【 0 0 3 2 】

以上説明した通り、本実施の形態に係る C C D イメージセンサでは、転送電極が単層電極構造とされているので、多層電極構造の場合よりもゲート酸化膜厚を薄くすることができ、また、多層電極構造において層間に設けられる絶縁膜が不要となる。これにより容量成分を低減することができるので、多層電極構造とする場合に比べて、駆動電圧を低下させて消費電力を低減することができる。

【 0 0 3 3 】

また、垂直電荷転送チャネルが、両側に設けられた光電変換素子列の各フォトダイオード間に侵入するように、ハニカム状に配列したフォトダイオードの間を蛇行しながら垂直方向に延びているので、フォトダイオードの周辺領域（例えば、水平・垂直方向の画素間および斜め 45° 方向の画素間といった領域）は、垂直電荷転送チャネルとして使用されることになり、転送電極の配線のみを使用される「無効領域」は発生しない。従って、転送電極を単層極構造としても、受光部の面積を圧迫することにはならず、C C D イメージセンサの多画素化、微細化を阻害せず、全画素を同時に読み出すプログレッシブ走査方式の C C D 型固体撮像素子にも適用することができる。

【 0 0 3 4 】

また、転送電極を単層電極構造としたことにより、CCDイメージセンサの撮像部の表面、特にマイクロレンズ、カラーフィルタを積層する前の表面の凹凸が緩和され、平坦化が容易になり集光効率やスミアが改善される。また、多層電極構造においては層間リーク電流に起因する歩留まりの低下が問題となるが、単層電極構造としたことにより、このような問題は発生しない。

【0035】

また、多層電極構造においては、絶縁膜形成のためのポリシリコンの高温熱酸化工程により結晶欠陥が誘起されるという問題があるが、単層電極構造としたことにより、ポリシリコンの高温熱酸化工程が不要となり、結晶欠陥の発生が抑制され、CCD型の固体撮像装置で問題となる画面上の白キズ等を低減することができる。さらに、単層電極構造は多層電極構造に比べて少ない工程で形成することができるので、CCDイメージセンサの製造プロセスを簡略化することができるというメリットもある。

【0036】

また、転送電極に遮光性のある電極材料（タングステン等）を使用する場合には、遮光性電極材料がシリコン基板に近い部分に配置されることになり、不要な外部入射光を遮蔽する効果も期待できる。

【0037】

（第2の実施の形態）

本発明の第2の実施の形態に係るCCDイメージセンサは、転送電極32を形成するパターンが異なる以外は、第1の実施の形態に係るCCDイメージセンサと同様であるため、同一部分については同じ符号を付して説明を省略し、相違点のみ説明する。

【0038】

図4に示すように、このCCDイメージセンサにおいては、隣り合う転送電極32間のギャップ34は、垂直電荷転送チャネル20上で狭くなり（狭ギャップa）、チャネルストップ28上では広くなる（広ギャップb）ように形成されている。狭ギャップaは、電荷の流れをスムーズにするために、約0.3 μ m以下とすることが好ましく、約0.1 μ m～約0.2 μ mとすることが特に好ましい

。広ギャップ幅 b は、転送電極 3 2 の電氣的接触（ショート）を防止するために、約 $0.3 \mu\text{m}$ より大きくすることが好ましいが、電極の引き回しに支障が生じないように、約 $0.3 \mu\text{m}$ ～ 約 $0.4 \mu\text{m}$ の範囲とすることが特に好ましい。

【 0 0 3 9 】

垂直電荷転送チャネル 2 0 上の転送電極 3 2 は電荷転送に関与するため、転送電極 3 2 間のギャップ 3 4 を狭くすることにより、転送路内での電荷の流れがスムーズになると共に、それ以外の部分の転送電極 3 2 は電荷転送に関与しないため、転送電極 3 2 間のギャップ 3 4 を広くすることにより、転送電極 3 2 同士の電氣的接触（ショート）による不具合発生が防止され、転送電極 3 2 間における結合容量が低減されて、ノイズの低下、消費電力の低減が図られる。

【 0 0 4 0 】

（第 3 の実施の形態）

本発明の第 3 の実施の形態に係る CCD イメージセンサは、転送電極 3 2 を形成するパターンが異なる以外は、第 1 の実施の形態に係る CCD イメージセンサと同様であるため、同一部分については同じ符号を付して説明を省略し、相違点のみ説明する。

【 0 0 4 1 】

図 5 に示すように、この CCD イメージセンサにおいては、隣り合う転送電極 3 2 間のギャップ 3 4 は、第 2 の実施の形態と同様に、垂直電荷転送チャネル 2 0 上で狭くなり（狭ギャップ a ）、チャネルストップ 2 8 上では広くなる（広ギャップ b ）ように形成されると共に、垂直電荷転送チャネル 2 0 の一方の側縁から他方の側縁に向かって直線状に延びるように形成されている。なお、狭ギャップ a 及び広ギャップ b の大きさについては、第 2 の実施の形態と同様である。

【 0 0 4 2 】

転送電極 3 2 間のギャップ 3 4 をこのように形成することで、垂直電荷転送チャネル 2 0 内での電荷の流れが更にスムーズになると共に、転送電極 3 2 同士の電氣的接触（ショート）による不具合発生が防止され、転送電極 3 2 間における結合容量が低減されて、ノイズの低下、消費電力の低減が図られる。特に、垂直電荷転送チャネル 2 0 上ではギャップ 3 4 が狭くなるが、直線状に延びるように

形成することで、正確なギャップパターンの形成が容易になり、転送電極 3 2 同士の電氣的接触（ショート）による不具合発生がより一層防止される。

【 0 0 4 3 】

（第 4 の実施の形態）

本発明の第 4 の実施の形態に係る CCD イメージセンサは、転送電極 3 2 が複数の電極材料から構成されている以外は、第 1 の実施の形態に係る CCD イメージセンサと同様であるため、同一部分については同じ符号を付して説明を省略し、相違点のみ説明する。

【 0 0 4 4 】

図 6 に示すように、転送電極 3 2 は、第 1 層の低抵抗ポリシリコン層 3 2 a 上に第 2 層のタングステンシリサイド（WSi）層 3 2 b を積層した多層金属薄膜から構成されている。WSi 層 3 2 b とゲート酸化膜 3 0 との間に、低抵抗ポリシリコン層 3 2 a を形成したので、WSi 層 3 2 b 及びゲート酸化膜 3 0 間の機械的ストレスを緩和でき、WSi 層 3 2 b 形成に伴う金属汚染の問題を軽減することができる。また、低抵抗ポリシリコンはエッチング選択比を確保し易く、正確なギャップパターンを形成することができる。また、タングステンシリサイド（WSi）は、アルミニウム（Al）に比べて低反射率であるため、ハレーションや撮像光学系に悪影響を及ぼさない。

【 0 0 4 5 】

このように、転送電極 3 2 を多層金属薄膜から構成した場合には、第 1 層の金属薄膜には、ストレスの緩和、不純物汚染の防止、正確なギャップパターンの形成等の役割を担わせ、第 2 層目の金属薄膜には、転送電極の低抵抗化、電極表面の低反射率化、基板への光侵入の低減等の役割を担わせる、というように各々の層に異なる役割を担わせることにより、転送電極 3 2 に複合的な機能を果たさせることができる。

【 0 0 4 6 】

なお、上記の各実施の形態では、第 1 の光電変換素子列 1 6 と第 2 の光電変換素子列 1 8 とで構成された素子列の組を水平方向に複数組並べて構成することにより、光電変換素子列を偶数列設ける例について説明したが、更に 1 つの光電変

換素子列を追加または省略して、光電変換素子列を奇数列設けるようにしてもよい。

【0047】

次に、図7及び図8を参照して、第4の実施の形態に係るCCDイメージセンサの製造方法を説明する。

【0048】

図7(a)に示すように、シリコンn型半導体基板12a上に、p型不純物添加領域(p-ウェル)12bを形成し、p型不純物添加領域12b中の所定個所にn型不純物領域14aを形成し、さらにこのn型不純物領域14a中の一部に p^+ 型不純物添加(高濃度のp型不純物添加)領域14bを形成することにより、受光部であるフォトダイオード14を形成する。個々のフォトダイオード14側方のp型不純物添加領域12bの所定個所にn型不純物を添加することにより、例えば、幅0.3~0.5 μm 程度のn型領域からなる垂直電荷転送チャンネル20を形成する。垂直転送チャンネル20の一方の側方(フォトダイオード14からの電荷を読み出す側)には、p型不純物領域が残され、このp型不純物領域が読み出しゲート用チャンネル26となる。垂直電荷転送チャンネル20の他の側方には、隣り合うフォトダイオード14同士を素子分離するために、 p^+ 型不純物を添加して形成された、例えば幅0.5 μm 程度のチャンネルストップ領域28を形成する。各不純物添加領域は、例えばイオン注入法とその後の熱拡散(アニール)法によって所望の濃度、深さの不純物領域が形成される。

【0049】

次に、単層電極の形成工程を説明する。まず、図7(b)に示すように、半導体基板12の表面にゲート酸化膜30を形成する。次に、図7(c)に示すように、CVD(Chemical Vapor Deposition)法等によりゲート酸化膜30上にポリシリコンを堆積した後、リン元素をイオン注入して低抵抗ポリシリコン層32aを形成する。更に、この低抵抗ポリシリコン層32a上に、タンゲステンシサイド(WSi)層32bを堆積させる。

【0050】

次に、図7(d)に示すように、第1のCVD膜42を堆積した後、約0.6

μm のギャップを有するパターンを露光現像し、残されたレジスト膜をマスクにして、例えばプラズマエッチング法によりエッチング処理することによりCVD膜42をパターンニングする。

【0051】

次に、図8(a)に示すように、第2のCVD膜44を堆積する。そして、図8(b)に示すように、第2のCVD膜44を、例えば異方性ドライエッチング装置によりエッチバックして、第1のCVD膜42および第1のCVD膜の側壁に付着した第2のCVD膜44を残して、例えば約 $0.3\mu\text{m}$ のギャップを形成する。残された第1のCVD膜42、第2のCVD膜44をマスクにして、低抵抗ポリシリコン層32a及びWSi層32bを異方性ドライエッチング装置によりエッチング除去し、電極間に約 $0.3\mu\text{m}$ のギャップ34を形成する。なお、CVD膜には、酸化ケイ素(SiO_2)や窒化ケイ素(Si_3N_4)などが好適である。

【0052】

次に、図8(c)に示すように、残されている第1のCVD膜42及び第2のCVD膜44をすべて除去し、転送電極32が形成される。更に、ギャップ34下方の垂直電荷転送チャネル20にボロンイオンをイオン注入して、ギャップ34下方の垂直電荷転送チャネル20にポテンシャルポケットが発生することを防止する。

【0053】

最後に、図示はしないが、トランジスタ部の閾値電圧を調整して金属配線を形成し、基板表面を平坦化した後、カラーフィルタ及びマイクロレンズを形成して、CCDイメージセンサが完成する。

【0054】

なお、上記では、テレビジョン学会誌Vol. 50, No 2, p 234~240 (1996)に記載のCVD堆積膜の側壁残し異方性エッチング技術により転送電極を狭ギャップで形成する例について説明したが、エキシマステッパー等の採用による微細パターンの形成技術を用いて、転送電極を狭ギャップで形成することもできる。

【 0 0 5 5 】

【発明の効果】

本発明の固体撮像素子は、転送電極を単層電極としても、転送路が光電変換素子列の各々の間に、隣り合う光電変換素子列の各光電変換素子間に侵入し、且つ相互に接触しないように配列されるので、無効領域を増加させることがなく、転送電極を単層電極とすることにより、駆動電圧及び消費電力を低減することができる、という効果を奏する。

【図面の簡単な説明】

【図 1】 第 1 の実施の形態に係る CCD イメージセンサの概略構成図である。

【図 2】 第 1 の実施の形態に係る CCD イメージセンサの撮像部の部分拡大平面図である。

【図 3】 図 2 に示す撮像部の V 1 - V 2 線断面図である。

【図 4】 第 2 の実施の形態に係る CCD イメージセンサの撮像部の部分拡大平面図である。

【図 5】 第 3 の実施の形態に係る CCD イメージセンサの撮像部の部分拡大平面図である。

【図 6】 第 4 の実施の形態に係る CCD イメージセンサの撮像部における部分断面図である。

【図 7】 (a) ~ (d) は、第 4 の実施の形態に係る CCD イメージセンサの製造工程を示す断面図である。

【図 8】 (a) ~ (c) は、図 7 に示す第 4 の実施の形態に係る CCD イメージセンサの製造工程に続く、CCD イメージセンサの製造工程を示す断面図である。

【図 9】 (a) は、従来のプログレッシブ走査方式のインターライン型 CCD の撮像部の部分拡大平面図であり、(b) は (a) の A 1 - A 2 線断面図であり、(c) は (a) の B 1 - B 2 線断面図である。

【符号の説明】

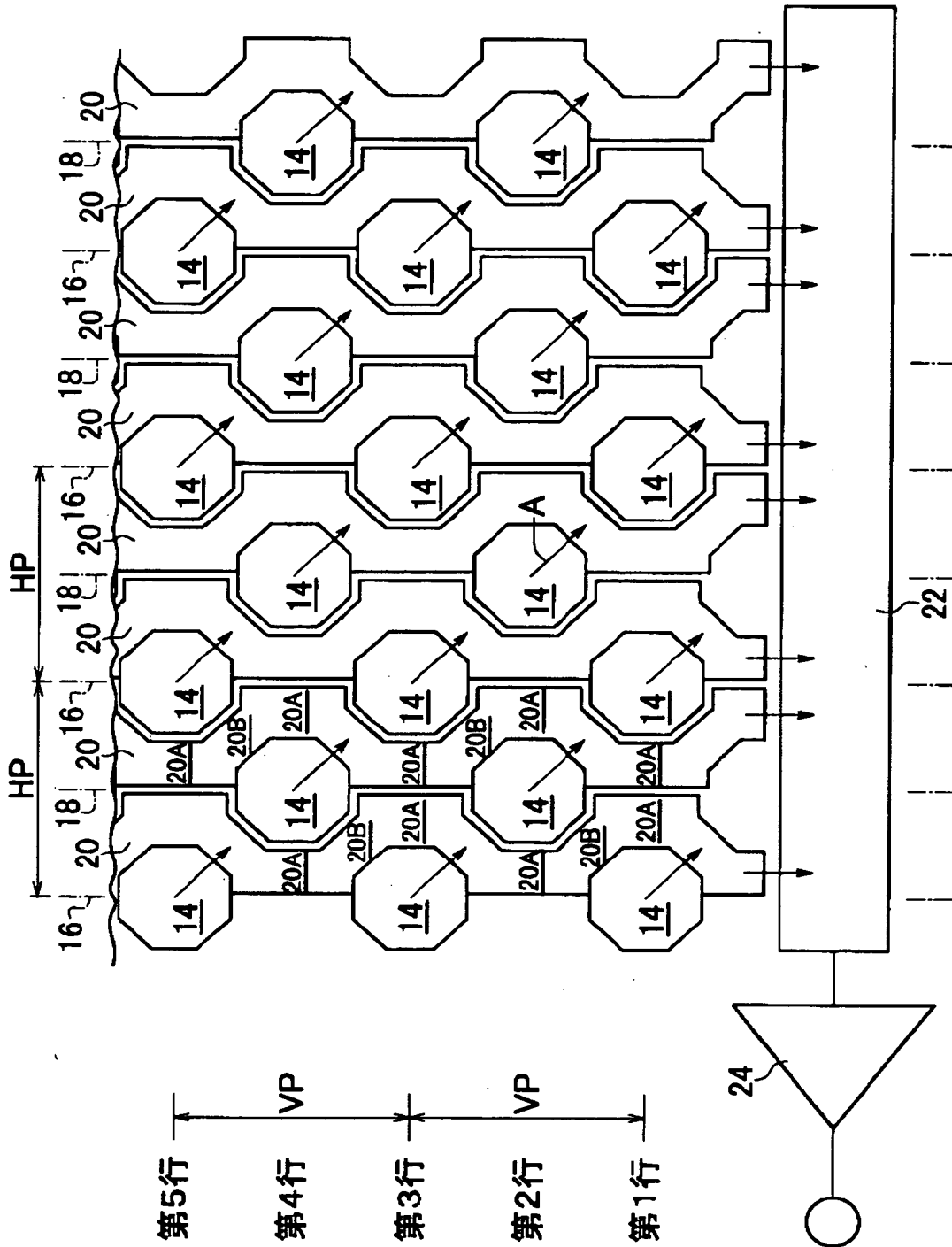
1 2 半導体基板

1 4 フォトダイオード

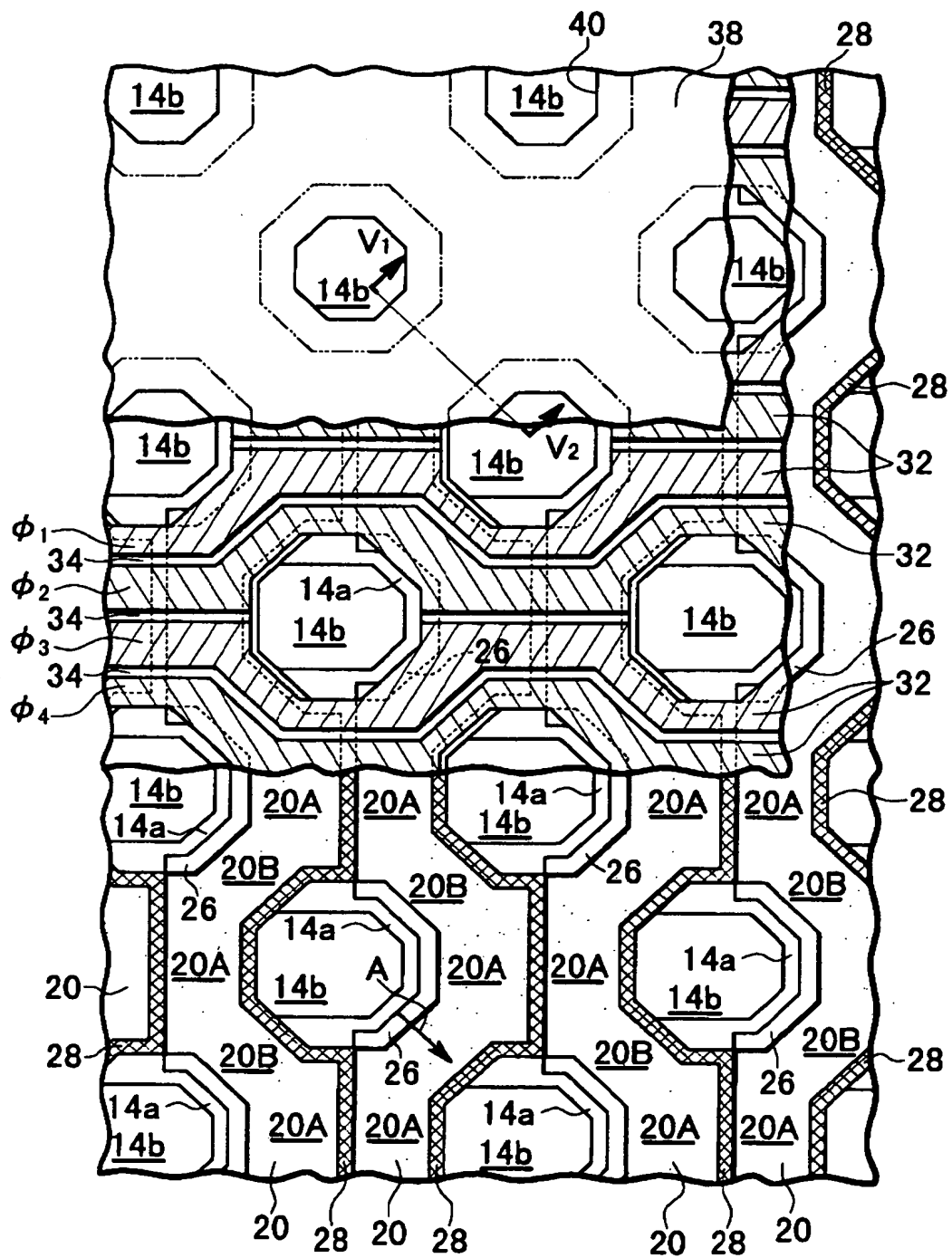
- 1 6 第 1 の光電変換素子列
- 1 8 第 2 の光電変換素子列
- 2 0 垂直電荷転送チャネル
- 2 2 水平電荷転送装置 (HCCD)
- 2 4 出力部
- 2 6 読み出しゲート用チャネル
- 2 8 チャネルストップ
- 3 0 ゲート酸化膜
- 3 2 転送電極
- 3 3 垂直電荷転送装置 (VCCD)
- 3 4 ギャップ
- 3 6 表面保護膜 (平坦化膜)
- 3 8 遮光膜
- 4 0 開口

【書類名】 図面

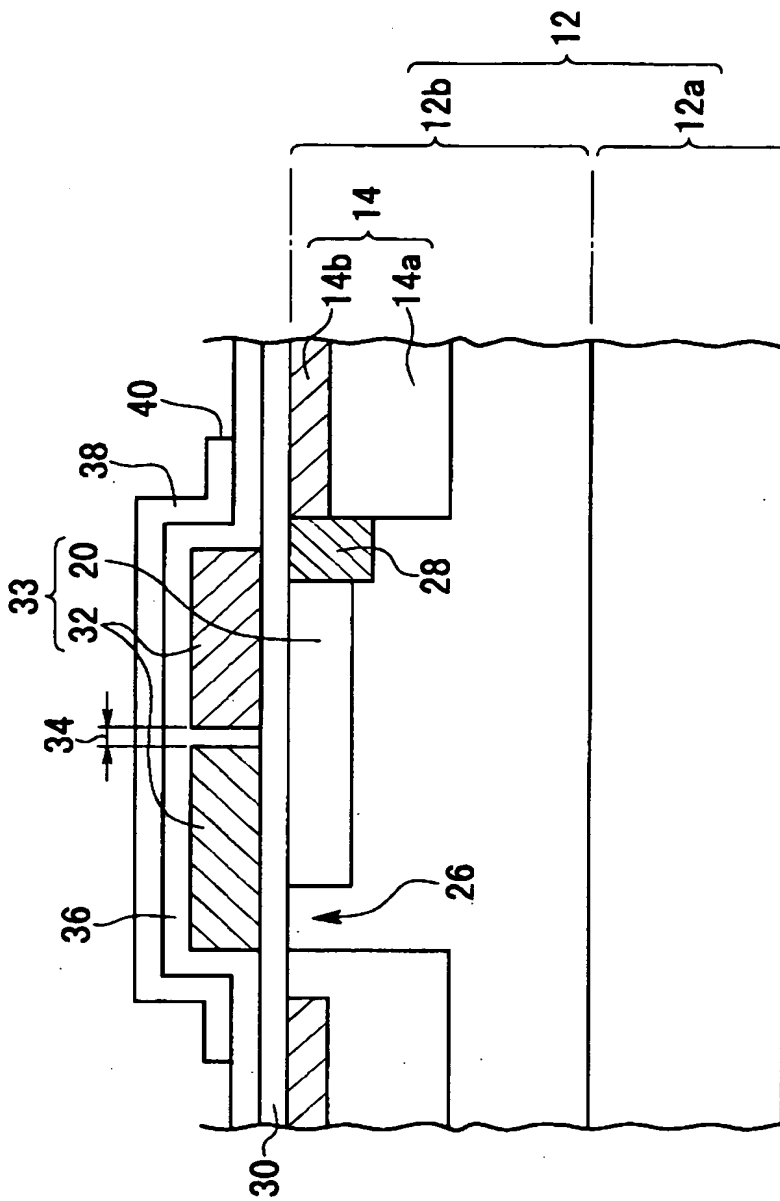
【図 1】



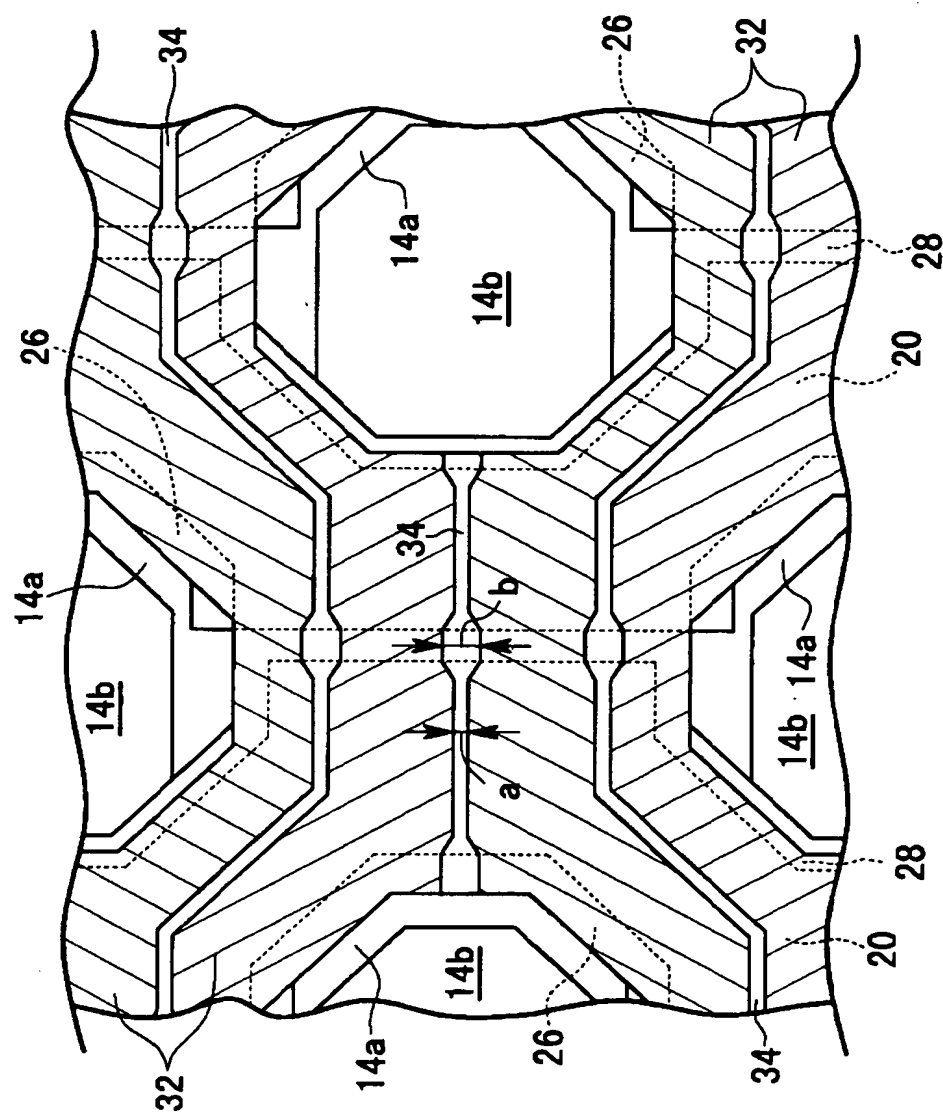
【図 2】



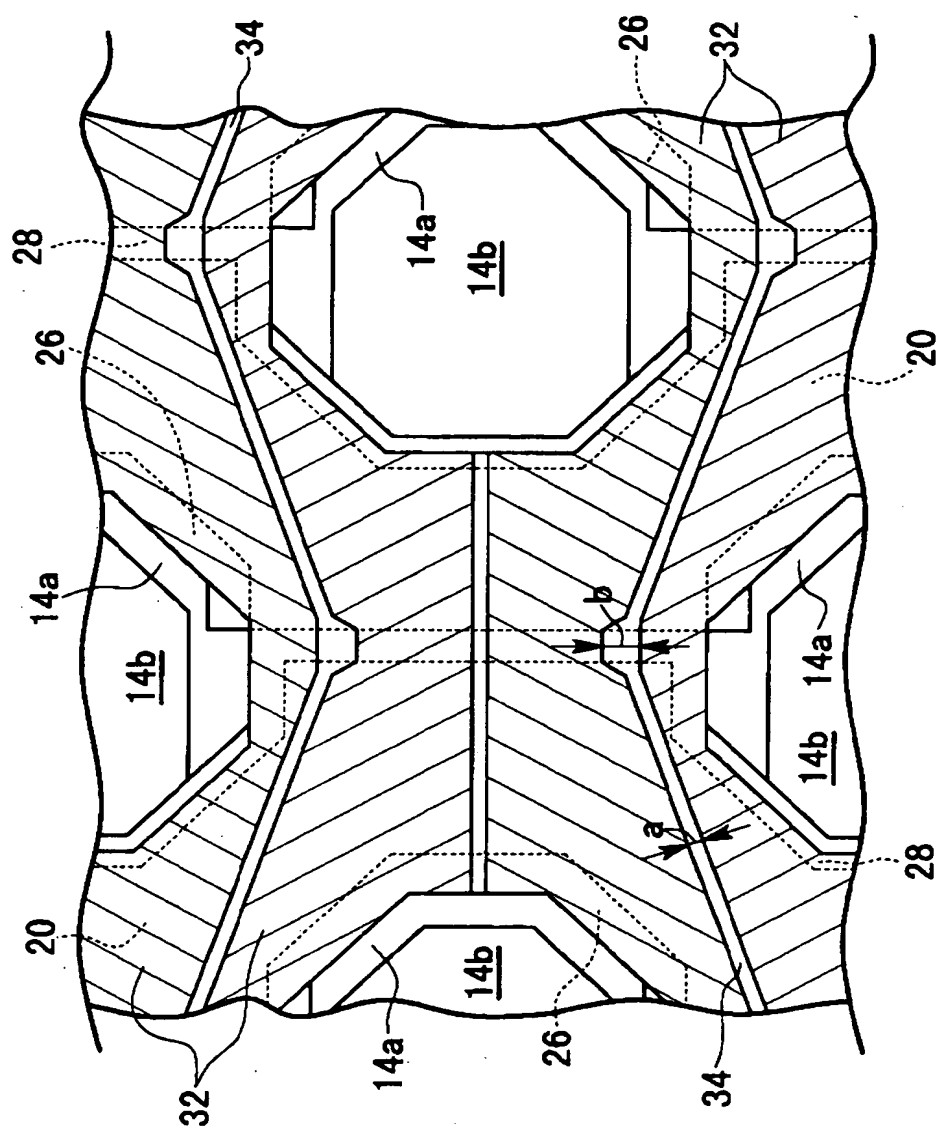
【図 3】



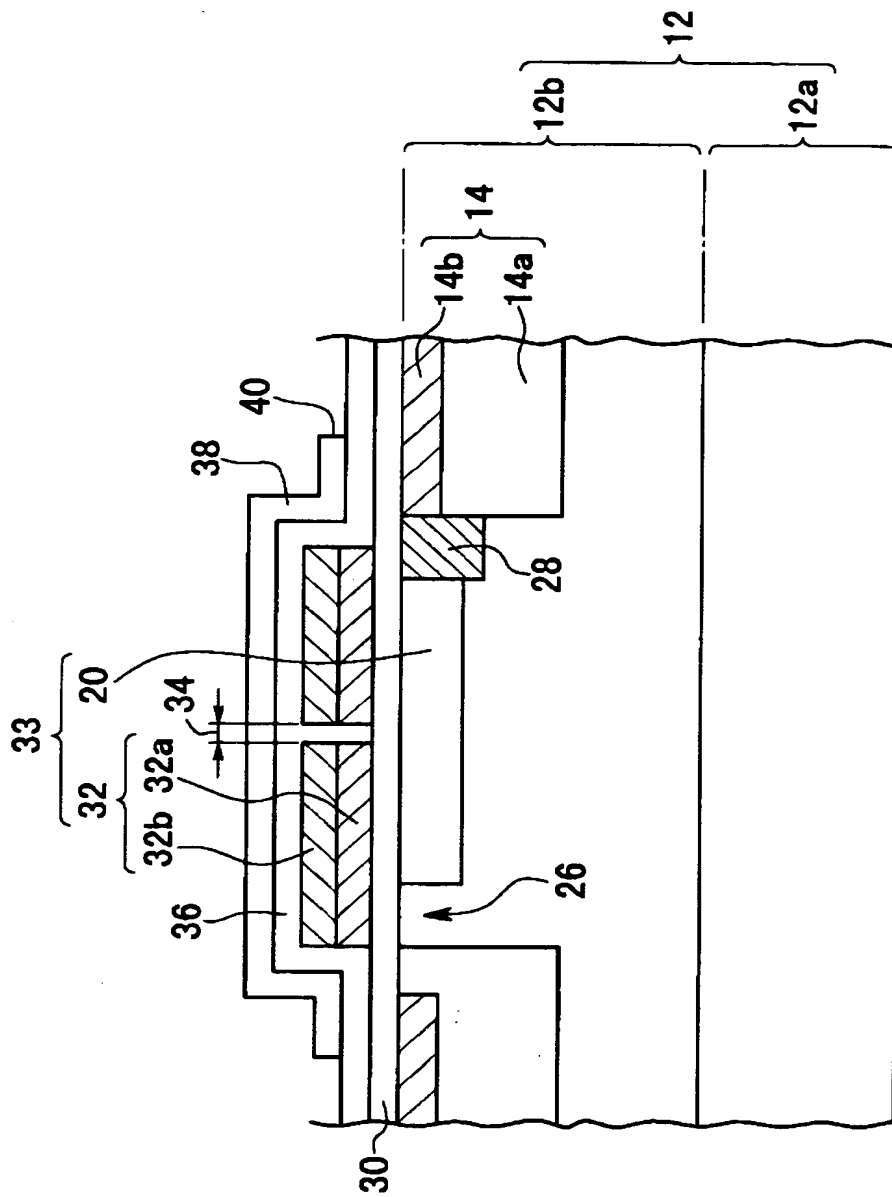
【図 4】



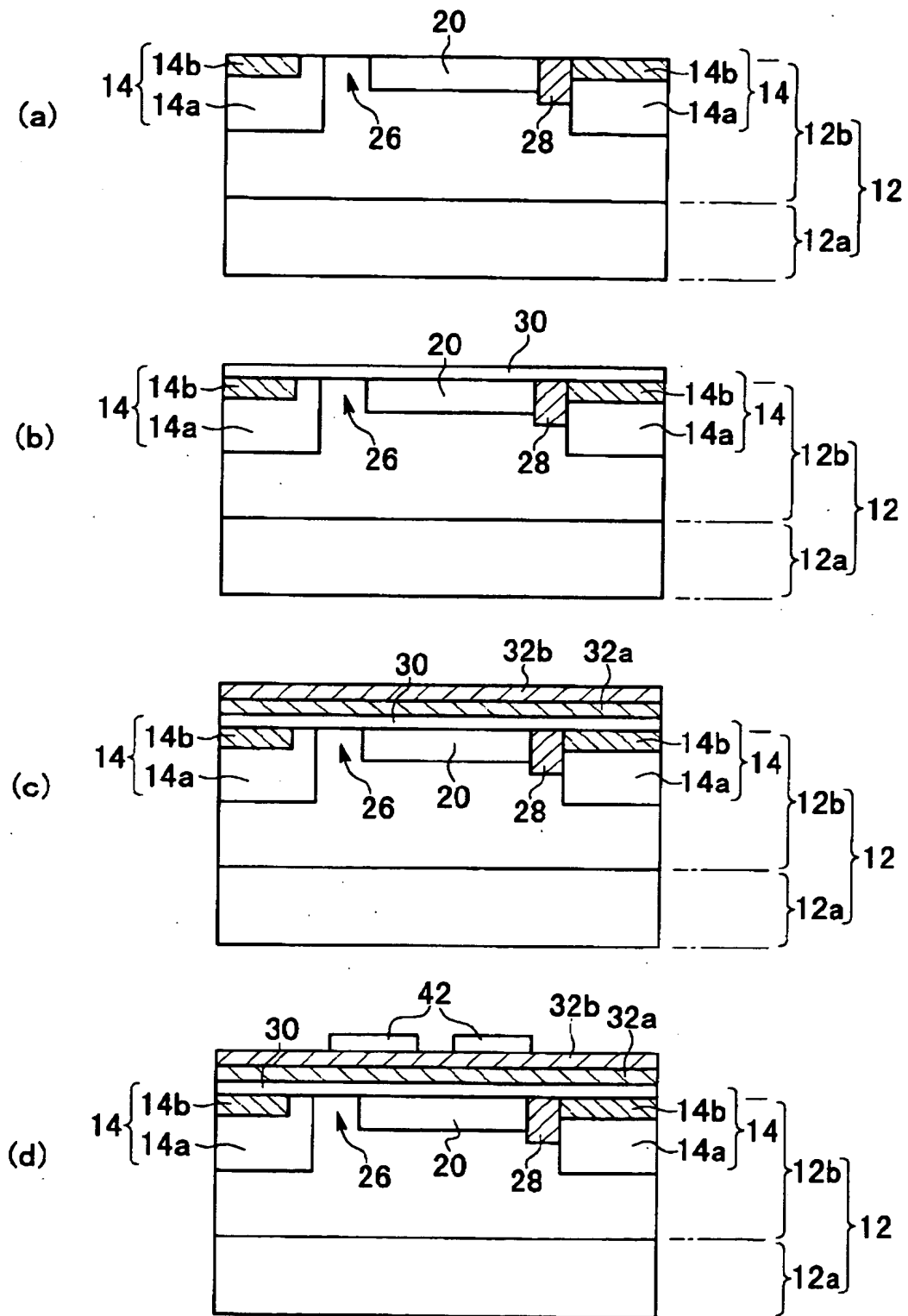
【図 5】



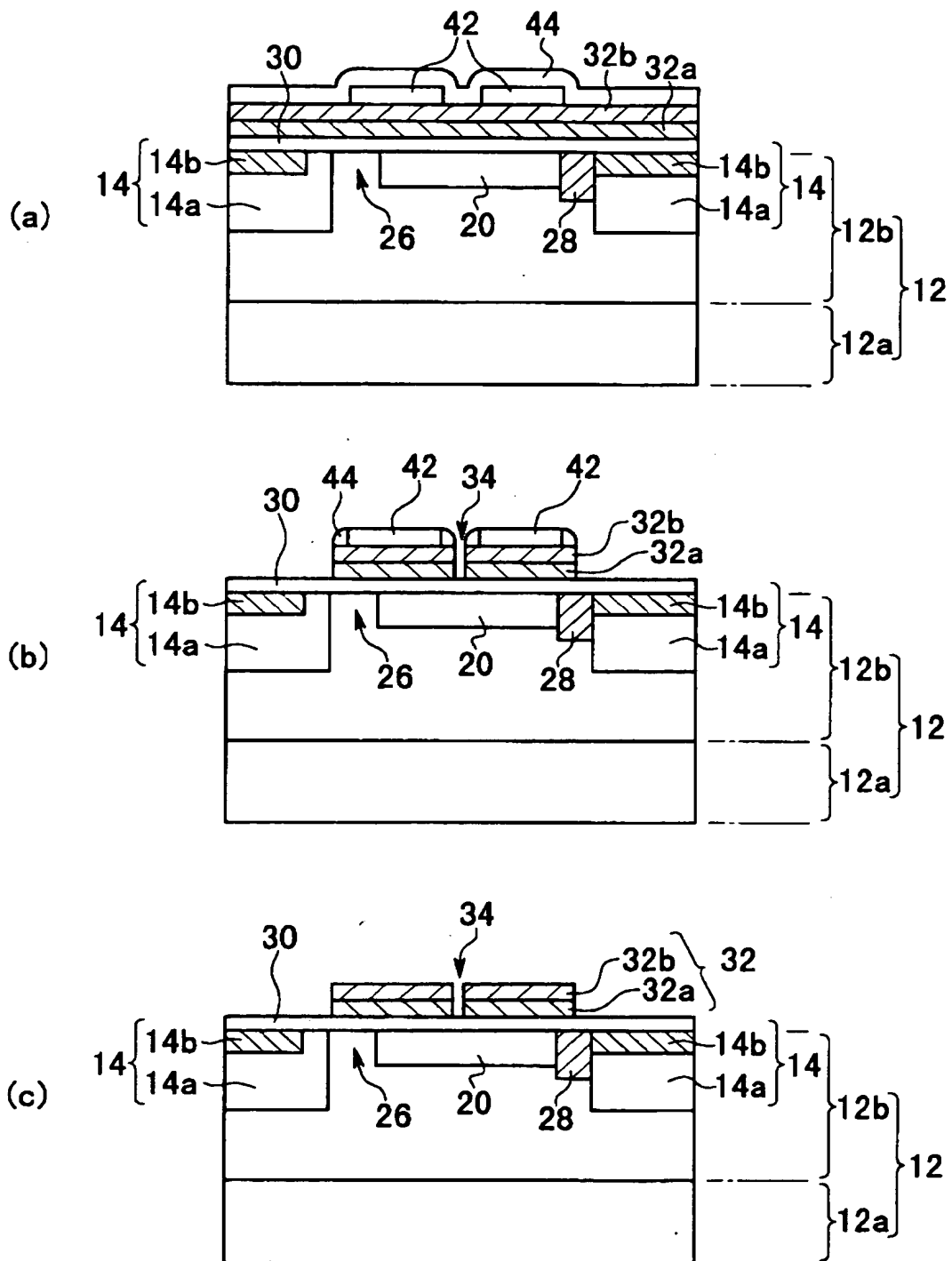
【图 6】



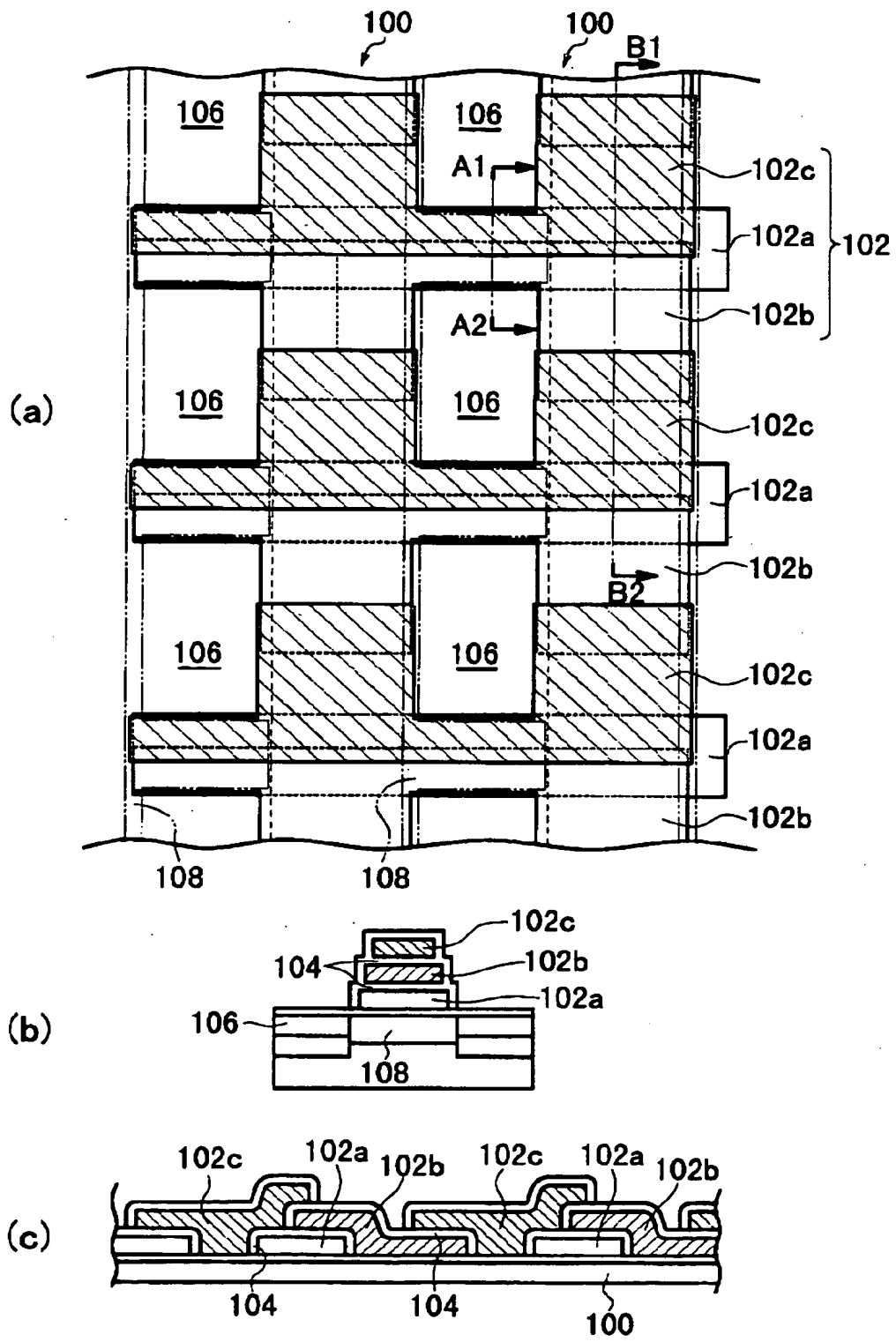
【図 7】



【図 8】



【図 9】



【書類名】 要約書

【要約】

【課題】 無効領域を増加させることなく、駆動電圧及び消費電力を低減したＣＣＤ型の固体撮像素子を提供する。

【解決手段】 フォトダイオード１４はいわゆるハニカム状に配列されている。垂直電荷転送チャンネル２０は、両側に位置する光電変換素子列の各光電変換素子間に侵入した侵入部２０Ａと非侵入部２０Ｂとが交互に位置するように連続して構成され、ハニカム状に配列したフォトダイオード１４の間を蛇行しながら垂直方向に延びている。半導体基板には、フォトダイオード間を通過するように水平方向に延びた転送電極３２が形成されている。異なる位相で駆動する転送電極３２は、狭いギャップ３４を介して同一平面状に形成した単層電極とされている。このように転送電極３２を単層電極で構成することで、絶縁膜が不要となり、多層電極構造とする場合に比べて駆動電圧が低下し、消費電力が低減される。また、フォトダイオード１４の周辺領域は、チャンネルストップ２８を除いて垂直電荷転送チャンネル２０として使用され、無効領域は発生していない。

【選択図】 図２

出 願 人 履 歴 情 報

識別番号 [391051588]

1. 変更年月日 1991年 7月31日

[変更理由] 新規登録

住 所 宮城県黒川郡大和町松坂平1丁目6番地

氏 名 富士フイルムマイクロデバイス株式会社

出 願 人 履 歴 情 報

識別番号 [000005201]

1. 変更年月日	1990年 8月14日
[変更理由]	新規登録
住 所	神奈川県南足柄市中沼210番地
氏 名	富士写真フイルム株式会社